

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-336435

(43)Date of publication of application : 17.12.1993

(51)Int.Cl.

H04N 5/235

G02B 9/08

H04N 5/335

(21)Application number : 04-164328

(71)Applicant : KYOCERA CORP

(22)Date of filing : 29.05.1992

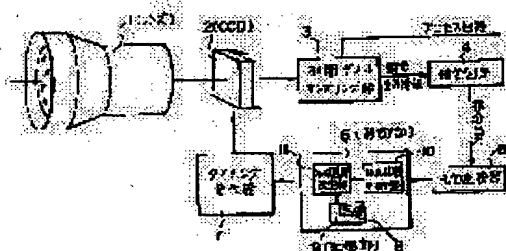
(72)Inventor : AKAGI TOSHIKI

## (54) SHUTTER SYSTEM FOR ELECTRONIC CAMERA

## (57)Abstract:

PURPOSE: To obtain the shutter system of an electronic camera by which a time required until an appropriate exposure value is obtained can be shortened compared with a conventional circuit which operates an exposure control by an electronic shutter variation.

CONSTITUTION: An objective image is image-formed on a CCD 2, and exposure information is outputted from a correlation double sampling part 3. The exposure information is integrated by an integration circuit 4, and converted into a digital signal by an A/D converter 5. A table 8 of a shutter speed which is preliminarily divided into blocks by steps being a permitted exposure range is stored in a storage part 9. A level comparing and judging part 10 judges which area includes the output of the A/D converter 5 by a threshold value indicating the boundary of a level area which is increased and decreased by step units and block units being the permitted exposure range. A shutter speed deciding part 11 decides the shutter speed by increasing and decreasing it by the step units and the block units according to the judged area and the present set shutter speed by referring to the table 8. A timing generator 7 supplies a pulse by which the decided shutter speed can be attained to a CCD 2.



(2)

(19) 日本国特許庁 (JP) (12) 公開特許公報 (A) (11) 特許出願公開番号

特開平5-336435

(43) 公開日 平成5年(1993)12月17日

(5) Int. Cl. 6 5/235 F I

H04N 5/235  
G02B 9/08 Z 8106-2 K  
H04N 5/335 O

審査請求 未請求 請求項の数 1 (全 7 頁)

(21) 出願番号 特開平4-164328

(22) 出願日 平成4年(1992)5月29日

(71) 出願人 000006633

京セラ株式会社  
京都府京都市山科区東野北ノ上町3番地

022

(72) 発明者 赤木 俊昭

東京都世田谷区玉川台2丁目14番9号 京セラ株式会社東京用貨事業所内  
井理士 ノノロ 豊

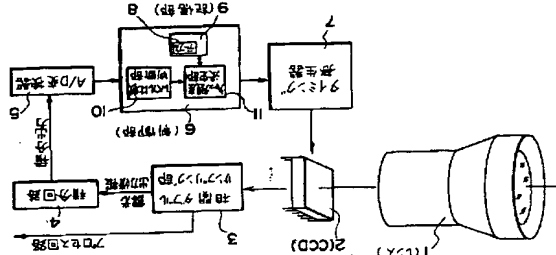
(74) 代理人

(54) 【発明の名称】 電子カメラのシャッタシステム

(57) 【要約】

【目的】 電子シャッタ可変により露出制御を行う従来の露出制御に比較し、適正露出値になるまでの時間を短縮できる電子カメラのシャッタシステムを提供する。

【構成】 撮写映像がCCD 2上に結像され相関ダブルサンプリング部3より露出情報が出される。露出情報は積分回路4で積分されA/D変換器5でデジタル値に変換される。許容露出範囲とするステップで定められロック分けしたシャッタ速度のテーブル8を記憶部9に格納してある。レベル比較判断部10は許容露出範囲とステップ単位およびブロック単位でそれぞれ増減させるレベル領域の境界を示す閾値によりA/D変換器5の出力はどの領域に含まれているかを判断する。シャッタ速度決定部11はテーブル8を参照し判断した閾値と現在露出されているシャッタ速度により、シャッタ速度をステップ単位、ブロック単位で増減させ決定する。タイミング発生器7は決定したシャッタ速度になるようなパルスをCCD 2に供給する。



【特許請求の範囲】

【請求項1】 CCDに蓄積される電荷を掃き出すパルスのタイミングを変えることによりシャッタ速度を調整し、露出調整を行う電子カメラのシャッタシステムにおいて、

前記CCDの出力に処理を施して露光情報を出力する回路と、

前記露光情報を積分する積分回路と、

シャッタ速度を許容露出範囲とするステップ毎に定め、これらシャッタ速度を複数にロック分けしておき、許容露出範囲とするレベル領域とシャッタ速度を前記ステップ単位で増減させるレベル領域との境界を示す第1の閾値と、シャッタ速度を前記ブロック単位で増減させる

レベル領域と前記ステップ単位で増減させるレベル領域との境界を示す第2の閾値とを少なくとも有し、前記積分回路出力と前記閾値とを比較することによって前記積分回路出力が前記いずれのレベル領域に含まれているかを判断するレベル比較判断部と、

前記判断部が前記レベル領域と前記ステップ単位で現在設定されているシャッタ速度に基づきシャッタ速度を決定するシャッタ速度決定部を備え、

適正露出値になるようにステップ単位またはブロック単位でシャッタ速度を調整するように構成したことを特徴とする電子カメラのシャッタシステム。

【発明の詳細な説明】

【0001】  
【産業上の利用分野】 本発明はアイリスを制御することなくシャッタ速度のみを調整することにより露出制御を行う電子カメラ、さらに詳しくいえば、シャッタ速度をステップおよびブロック単位に分けておき、これら単位で適正露出値になるようにシャッタ速度を調整する電子カメラのシャッタシステムに関する。

【0002】  
【従来の技術】 ここで、電子カメラとは電子スチルカメラ、ビデオカメラ等、撮像素子によって撮写映像を得て映像を記録するカメラすべてを意味するものと定義する。ビデオカメラの場合、CCD等の撮像素子出力を処理して露光情報を得、そのレベルが一定になるようにアイリスを制御することにより適正露出を得るのが一般的である。また、アイリスを固定化して電子シャッタのみで露出制御する場合は、露光情報の出力レベルを検知し、その出力レベルが一定になるようにシャッタスピードを調整していた。

【0003】  
【発明が解決しようとする課題】 従来は上記のように電子シャッタのみで露出制御する場合では、基準となるレベルを設定し、この基準レベルに對して大きいか、小さいかによりシャッタ速度を速くしたり遅くしたりして出力レベルが一定になるように制御していた。そのため、電子カメラで使用できるシャッタ速度はすべて用いる構

成であるので、適正露出値に設定するまでに時間がかかるという欠点があった。本発明の目的は上記欠点を解決するもので、電子シャッタ可変により露出制御を行う従来の露出制御に比較し、適正露出値になるまでの時間を短縮できる電子カメラのシャッタシステムを提供することにある。

【0004】

【課題を解決するための手段】 前記目的を達成するため本発明による電子カメラのシャッタシステムはCCDに蓄積される電荷を掃き出すパルスのタイミングを変え

ることによりシャッタ速度を調整し、露出調整を行う電子カメラのシャッタシステムにおいて、前記CCDの出力に処理を施して露光情報を出力する回路と、前記露光情報

を積分する積分回路と、シャッタ速度を許容露出範囲とするステップ毎に定め、これらシャッタ速度を複数にロック分けしておき、許容露出範囲とするレベル領域とシャッタ速度を前記ブロック単位で増減させるレベル領域との境界を示す第1の閾値と、シャッタ速度を前記ステップ単位で増減させるレ

ベル領域との境界を示す第2の閾値とを少なくとも有し、前記積分回路出力と前記閾値とを比較することによって前記積分回路出力が前記いずれのレベル領域に含まれているかを判断するレベル比較判断部と、

前記判断部が前記レベル領域と前記ステップ単位で現在設定されているシャッタ速度に基づきシャッタ速度を決定するシャッタ速度決定部を備え、

適正露出値になるようにステップ単位またはブロック単位でシャッタ速度を調整するように構成したことを特徴とする電子カメラのシャッタシステム。

【0005】  
【作用】 上記構成によれば、積分出力値に応じて、ステップまたはブロック単位で適正露出値になるようにシャッタ速度を調整するので、従前に比較して適正露出値になるまでの時間を短くできる。

【0006】  
【実施例】 以下、図面を参照して本発明をさらに詳しく説明する。図1は本発明による電子カメラのシャッタシステムの構成例を示すブロック図である。本図は本発明に直接関連する部分のみを記載しており、他の回路部分は省略してある。レンズ1は図示しない撮写体の像をCCD 2上に結像させる。アイリス (図示しない) はレンズ1の中に内蔵され、一定値に設定されている。CCD 2は撮写体像の結像に従って電荷を蓄積し、その蓄積電荷はタイミング発生器7から送られるトリガパルスによって掃き出される。このトリガパルスの発生タイミングを変えることにより、シャッタ速度を調整している。CCD 2の出力は相関ダブルサンプリング部3に送られ、ノイズ成分が取り除かれる。相関ダブルサンプリング部3の出力は図示しないプロセス回路に送られ、映像信号を作成するための所定の処理がなされる。

【0007】 一方、相関ダブルサンプリング部3からは

50

露光情報も出力される。露光情報は積分回路4で積分される。積分回路4の出力はA/D変換器5によりディジタル信号に変換された後、制御部8に送出される。制御部8はテーパーブル8を保持する記憶部9、レベル比較判断部10およびシヤッタ速度決定部11を有している。テーパーブル8は許容露出範囲とするステップ毎にシヤッタ速度を定め、この定めたシヤッタ速度記憶部で一つのブロックを構成し、複数のブロックで構成されたものである。

【0008】レベル比較判断部10は適正レベル基準に露出オーバーおよびアンダー側にそれぞれ設定されている第1の閾値電圧および第2の閾値電圧とA/D変換部の出力とを比較する。第1の閾値電圧はシヤッタ速度をステップ単位で増減させるレベル領域とシヤッタ速度をステップ単位で増減させるレベル領域とを比較する。第2の閾値電圧はシヤッタ速度をステップ単位で増減させるレベル領域とシヤッタ速度をステップ単位で増減させるレベル領域とを比較する。第1の閾値電圧はシヤッタ速度をステップ単位で増減させるレベル領域とシヤッタ速度をステップ単位で増減させるレベル領域とを比較する。第2の閾値電圧はシヤッタ速度をステップ単位で増減させるレベル領域とシヤッタ速度をステップ単位で増減させるレベル領域とを比較する。

【0009】シヤッタ速度決定部11はレベル比較判断部10が許容露出範囲内レベルであると判断したときは現在のシヤッタ速度をそのまま維持し、タイミング発生器7のトリガパルス発生するタイミングを減らすことにはない。一方、レベル比較判断部10がステップ単位またはブロック単位でシヤッタ速度を減らすレベル領域とシヤッタ速度がと判断したときは、現在設定されているシヤッタ速度が最低速度（1/60秒）であるか、最高速度であるかを判断したり、複数のブロックのうち最高シヤッタ速度を含むブロックと最低シヤッタ速度を含むブロック（後述する例では第1または第5のブロックに当たる）に含まれているシヤッタ速度であるかを判断したりして、現在設定されているシヤッタ速度に対し1ステップ増減または1ブロック増減のシヤッタ速度を決定する。上記シヤッタ速度決定はテーパーブル8を参照して行う。シヤッタ速度決定部11はこのようにしてシヤッタ速度を決定すると、決定したシヤッタ速度になるようにタイミング発生器7が発生するトリガパルスのタイミングを制御する。シヤッタ速度を減らした場合は、減らしたシヤッタ速度で露出積分出力を得て同様な制御を繰り返す。このように制御を繰り返して、A/D変換器5の出力レベルが許容露出範囲内レベルとなったとき、そのときのシヤッタ速度を保持するように制御する。

【0010】表1（発明の詳細な説明の末尾に掲載）に、シヤッタ速度を許容露出範囲とするステップで設定し、さらにブロック分けしたシヤッタ速度のテーパーの一例を示す。この例はある固定アイリスに対し0.1Evのステップになるようにシヤッタ速度を定めたもので、1/60秒を最も遅い速度とし、この1/60秒か

ないので、ST14に進み1ステップアップし32H（1/65.1秒）を設定し、ST2に戻る。領域②に含まれると判断した（ST4-3）場合には許容露出範囲内であるのでST2に戻る。かかる場合はそのまま1/60秒が保持される。領域②に含まれると判断した（ST4-2）場合には次に現在のシヤッタ速度Tvが1/60秒のシヤッタ速度か否かを判断する（ST6）。この場合もこれ以上シヤッタ速度を速くできないので1/60秒を保持する。

【0015】次に電子シヤッタが例えば218H（1/281.3秒）に制御中の場合の動作を説明する。ST2からST4-1~4-5までの動作は上記と同様である。領域⑤に含まれている場合（ST4-5）は、ST11で第5のブロックではないと判断し、ST13で1ステップアップして236H（1/41.4秒）に設定し、ST2に戻る。領域⑤に含まれている場合（ST4-4）は、ST12で現在のシヤッタ速度Tvは最高速度のシヤッタ速度でないとして判断し、ST14で1ステップアップして223H（1/30.8秒）に設定し、ST2に戻る。領域⑤に含まれている場合（ST4-3）は、適正値とみなしST2に戻りシヤッタ速度は変化させない。

【0016】領域②に含まれている場合（ST4-2）は、ST6で1/60秒でないことを判断し、ST7で1ステップダウンし、212H（1/254.0秒）に設定し、ST2に戻る。領域①に含まれている場合（ST4-1）は、現在のシヤッタ速度Tvが第1のブロックに含まれているか否かを判断する（ST5）。第1のブロックに含まれていないので、次にST8に進み現在のシヤッタ速度Tvがそのブロック内のシヤッタ速度の最低速度か否かを判断する。最低速度ではないので、ST9に進み第3のブロックの最低速度199H（1/210.0秒）に設定する。そしてST2に戻り、再度ST

4で判断した結果、依然として領域①に含まれている場合は今度はST5.8を越えてST10で1ステップダウンし、134H（1/1312.5秒）に設定し、ST2に戻る。

【0017】なお、第1のブロック内のシヤッタ速度に設定されている場合で、領域①に含まれているときは第1のブロックよりシヤッタ速度が遅いブロックはないので、ST5.8および7によって1ステップアップダウンして最低シヤッタ速度11H（1/60秒）に設定する。また、第5のブロック内のシヤッタ速度に設定されている場合で、領域⑤に含まれているときは第5のブロックよりシヤッタ速度が遅いブロックはないので、ST11.12および14によって1ステップアップして最高シヤッタ速度262H（1/1312.5秒）に設定する。

【発明の効果】以上、説明したように本発明はシヤッタ速度を変化させることにより適正露出に制御する電子カメラのシヤッタシステムにおいて、許容露出範囲のステップ毎にシヤッタ速度を定め、このシヤッタ速度を複数のブロックに分けし、ステップ単位でシヤッタ速度を増減させる境界値である第1の閾値とブロック単位でシヤッタ速度を増減させる境界値である第2の閾値を設定し、現在設定されているシヤッタ速度が適正値でないと、適正値に構成されているので、以下のような効果を得る。従来回路に比較し適正露出値になるまでの時間が短くなる。例えば従来回路では0.5秒-1秒かかっていたのが、0.2秒程度にできる。また、閾値の数を増加させれば、それだけ時間は短縮される。絞りが増加するので、コストダウンができ、高速の絞り優先露出制御が可能になる。

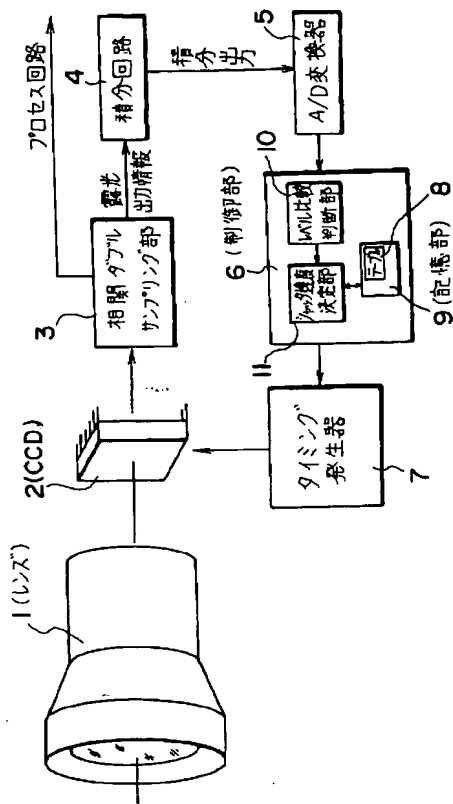
【表1】

【0018】

20

30

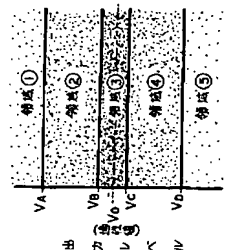
【図1】



【図2】



【図3】



第1 プロ ック	11 H	32 H	52 H	71 H	89 H	105 H	120 H
	1 — 60.0	1 — 65.1	1 — 70.9	1 — 77.6	1 — 85.1	1 — 93.2	1 — 102.3
第2 プロ ック	134 H	146 H	157 H	167 H	178 H	184 H	192 H
	1 — 112.5	1 — 123.0	1 — 134.6	1 — 147.2	1 — 160.7	1 — 175.0	1 — 190.1
第3 プロ ック	199 H	206 H	212 H	218 H	223 H	228 H	232 H
	1 — 210.0	1 — 231.6	1 — 254.0	1 — 281.3	1 — 308.8	1 — 342.4	1 — 375.0
第4 プロ ック	236 H	239 H	242 H	245 H	248 H	250 H	252 H
	1 — 414.5	1 — 450.0	1 — 492.2	1 — 543.0	1 — 605.8	1 — 656.3	1 — 715.9
第5 プロ ック	254 H	256 H	258 H	259 H	260 H	261 H	262 H
	1 — 787.5	1 — 875.0	1 — 984.4	1 — 1050.0	1 — 1125.0	1 — 1211.5	1 — 1312.5

S ; シャッタ速度

【図面の簡単な説明】

【図1】本発明による電子カメラのシャッタシステムの実施例を示す回路ブロック図である。

【図2】許容露出範囲内とするステップで設定したシャッタ速度に対応のトリガパルスと開き出しタイミングを示す図である。

【図3】A/D変換器出力に対しVA、VB、VCおよびVDの閾値を設けた例を示す図である。

【図4】本発明による電子カメラのシャッタシステムの動作を説明するためのフローチャートである。

【符号の説明】

- 1 レンズ
- 2 CCD (撮像素子)
- 3 相関ダブルサンプリング部
- 4 積分回路
- 5 A/D変換器
- 6 制御部
- 7 タイミング発生器
- 8 テーブル
- 9 記憶部
- 10 レベル比較判断部
- 11 シャッタ速度決定部

【図4】

